

1 芯片功能说明

- HM4809 是一款双声道音频功率放大器。每通道能提供 105mW 的平均功率（5V 工作电压，16 Ω 负载，THD+N=0.1%），音频范围内总谐波失真噪声小于 0.1%（20Hz~20KHz）；
- HM4809 的应用电路简单，只需极少数外围器件；
- HM4809 输出不需要自举电容或者缓冲网络，采用 MSOP、SOP 封装，节约电路面积，非常适合移动电话及各种移动设备等使用低电压、低功耗应用方案上使用；
- HM4809 可以通过控制进入休眠模式，从而减少功耗；
- HM4809 具有内部热敏关断保护机制。
- HM4809 工作稳定，增益带宽积高达 2.5MHz，并且单位增益稳定。通过外部增益配置电阻进行增益配置，方便应用。

1.1 芯片主要功能特性

- 高电源电压抑制比（PSRR），在 217Hz 及 1KHz 时，达到 70dB
- 在 16 Ω 负载，输出功率为 105mW 时，噪声及谐波失真（THD+N）<0.1%（f=1KHz）
- 在 32 Ω 负载，输出功率为 70mW 时，噪声+谐波失真（THD+N）<0.1%（f=1KHz）
- 掉电模式漏电流小，典型值为 0.4 μ A
- 封装小，节约电路面积：MSOP，SOP，LLP
- 上电、掉电的“噼啪”声抑制能力好
- 宽工作电压范围 2.0V—5.5V
- 不需自举电容
- 单位增益稳定

1.2 芯片应用场合

- 耳机功放
- 个人移动终端 PDA
- 个人电脑
- 话筒前置放大器

1.3 HM4809 典型应用电路

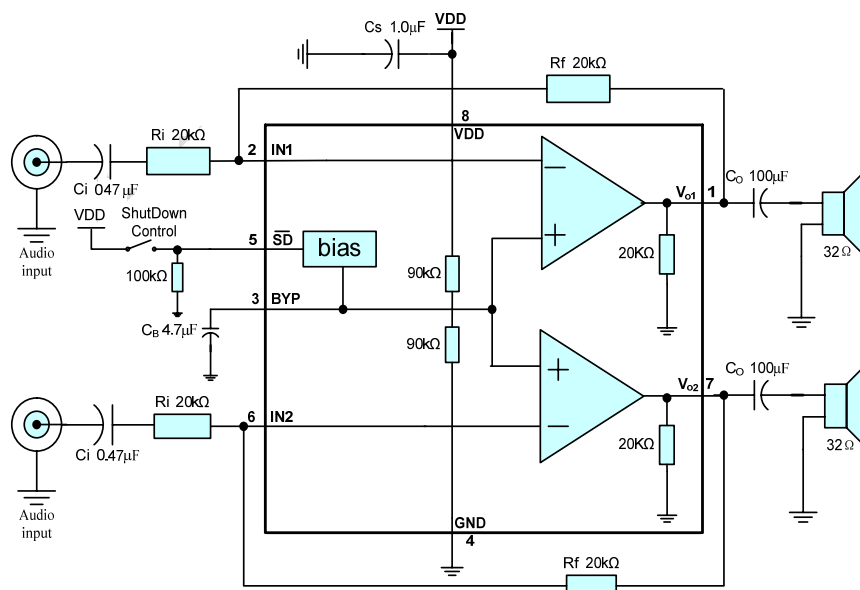


图1 HM4809 典型应用电路

表1 外部组件功能描述

组件	功能描述
Ri	反相输入电阻，连接 Rf 建立闭环增益；与 Ci 形成高通滤波器， $f_c=1/(2\pi R_i C_i)$
Ci	输入耦合电容，阻止输入端直流电压，和 Ri 形成高通滤波器
Rf	反馈电阻，连接 Ri 建立闭环增益
Cs	电源旁路电容，提供电源滤波
C _B	旁路引脚电容，提供电源中点滤波
Co	输出耦合电容，阻止输出端直流电压，与 RL 形成高通滤波器， $f_o=1/(2\pi R_L C_o)$

1.4 芯片的封装和引脚

1.4.1 MSOP 封装

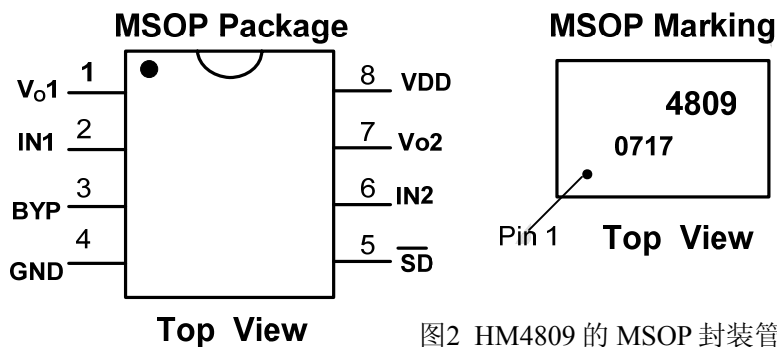


图2 HM4809 的 MSOP 封装管脚

1.4.2 SOP 封装

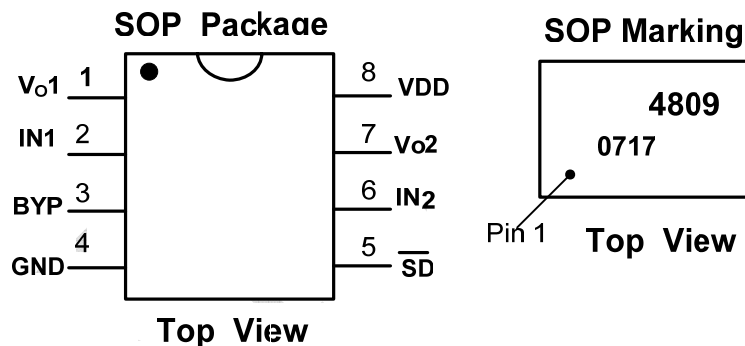


图3 HM4809 的 SOP 封装管脚

1.4.3 LLP 封装(LD)

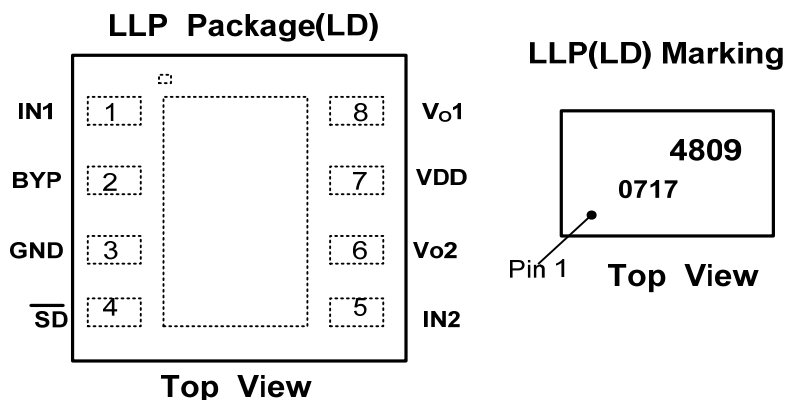


图4 P4809 的 LLP 封装 (LD)

1.4.4 LLP 封装(LQ)

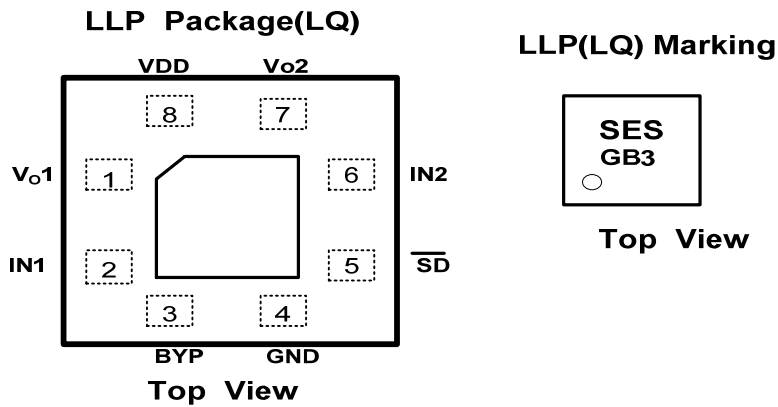


图5 HM4809 的 LLP 封装 (LQ)

1.4.5 HM4809 管脚描述

表2 HM4809 管脚描述 (MSOP 封装)

管脚号	符号	描述
1	VO1	1 通道输出端
2	IN1	1 通道输入端
3	BYP	内部共模电压旁路电容。
4	GND	电源地
5	/SD	掉电控制管脚，控制逻辑如下：/SD=0:芯片掉电；/SD=1：正常工作。
6	IN2	2 通道输入端
7	VO2	2 通道输出端
8	VDD	电源正极

2 芯片特性说明

2.1 芯片最大极限值

表3 芯片最大物理极限值

参数	最小值	最大值	单位	说明
电源电压	1.8	6	V	
储存温度	-65	150	°C	
功耗			mW	内部限制
耐 ESD 电压 1	3500		V	HBM
耐 ESD 电压 2	250		V	MM
节温	150		°C	典型值 150
推荐工作温度	-40	85	°C	
推荐工作电压	2.0	5.5		
热阻			°C/W	以下 6 项
$\theta_{JC}(MSOP)$		56	°C/W	
$\theta_{JA}(MSOP)$		210	°C/W	
$\theta_{JC}(LLP)$		15	°C/W	
$\theta_{JA}(LLP)$		150	°C/W	
$\theta_{JA}(SOP)$		170	°C/W	
$\theta_{JC}(SOP)$		35	°C/W	
焊接温度		215	°C	10 秒内

2.2 芯片数字逻辑特性

表4 关断信号数字逻辑特性

参数	最小值	典型值	最大值	单位	说明
电源电压为 5V					
V _{IH}	0.8V _{DD}			V	
V _{IL}		0.2V _{DD}		V	
电源电压为 3.3V					
V _{IH}	0.8 V _{DD}			V	
V _{IL}		0.2 V _{DD}		V	
电源电压为 2.6V					
V _{IH}	0.8 V _{DD}			V	
V _{IL}		0.2 V _{DD}		V	

2.3 芯片性能指标特性

表5 芯片性能指标 1 (V_{DD}=5.0V, T_A=25°C)

符号	参数	测试条件	最小值	标准值	最大值	单位
I _{DD}	电源静态电流	V _{IN} =0V, I _O =0A, 无负载		1.4	3	mA
I _{OFF}	芯片掉电漏电流	V _{IN} =0V, /SD=GND		0.4	2	μA
V _{OS}	输出失调电压	V _{IN} =0V,		4.0	50	mV
P _O	输出功率, 16Ω	THD+N<0.1%, f=1KHz		105		mW
	输出功率, 32Ω	THD+N<0.1%, f=1KHz	65	70		mW
Crosstalk	通道分离度	PO=70mW; R _L =32Ω;		70		dB
THD+N	总谐波失真+噪声	PO=50mW; f=1KHz; R _L =32Ω; f=20Hz~20KHz		0.3		%
PSRR	电源电压抑制比	C _B =1.0μF, V _{ripple} = 200mV _{PP} , 正弦波, f=1KHz, 输入接 50Ω 电阻	60	70		dB

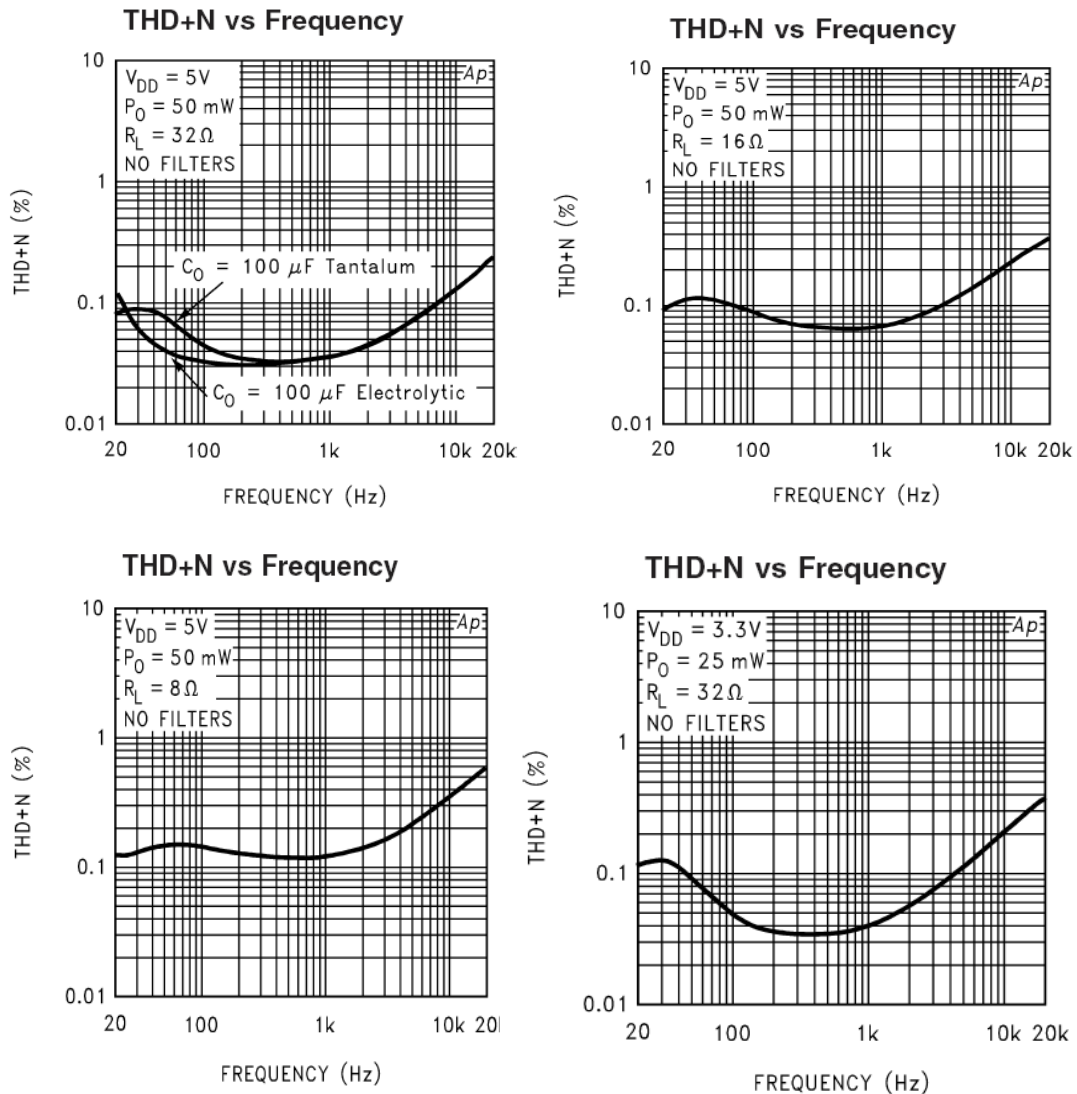
表6 芯片性能指标 2 (V_{DD}=3.3V, T_A=25°C)

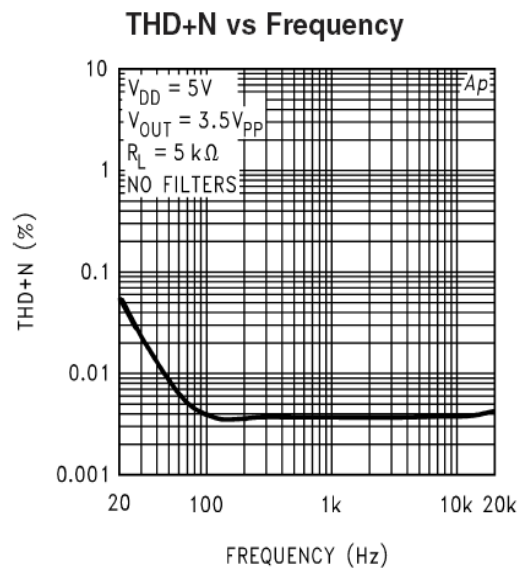
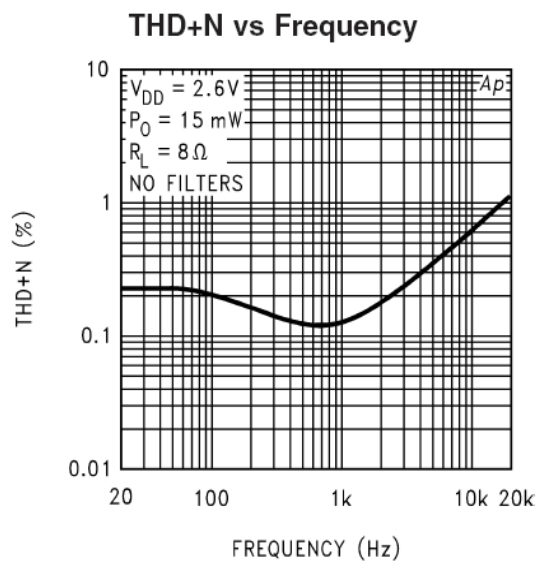
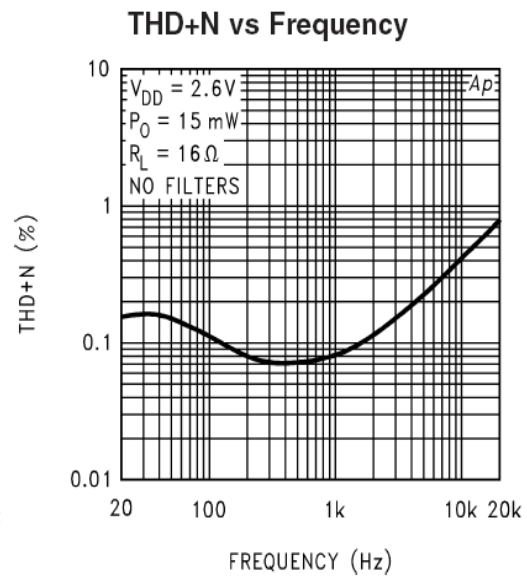
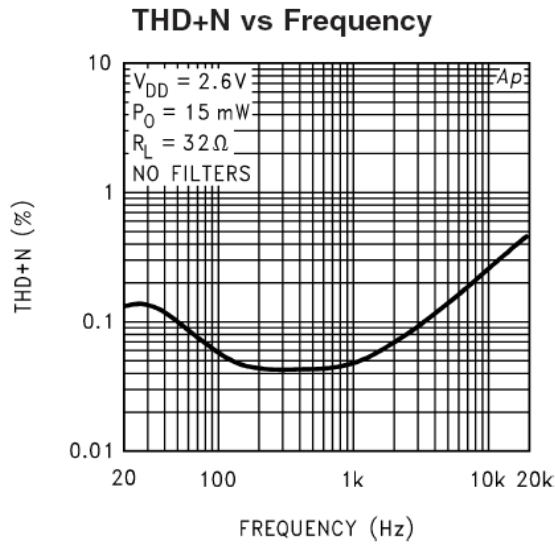
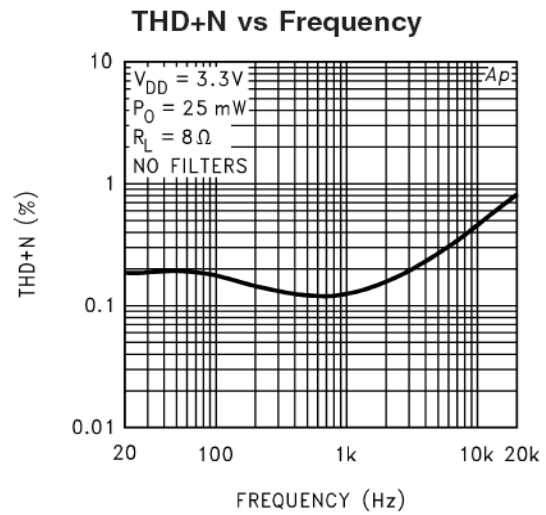
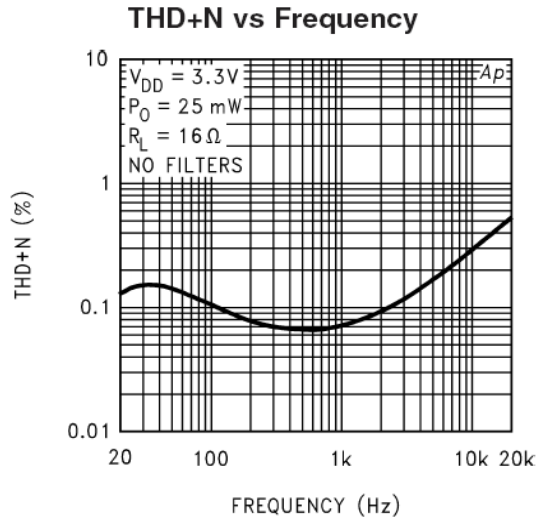
符号	参数	测试条件	最小值	标准值	最大值	单位
I _{DD}	电源静态电流	V _{IN} =0V, I _O =0A, 无负载		1.1	3	mA
I _{OFF}	芯片掉电漏电流	V _{IN} =0V, /SD=GND		0.4	2	μA
V _{OS}	输出失调电压	V _{IN} =0V,		4.0	50	mV
P _O	输出功率, 16Ω	THD+N<0.1%, f=1KHz		40		mW
	输出功率, 32Ω	THD+N<0.1%, f=1KHz		28		mW
Crosstalk	通道分离度	PO=70mW; R _L =32Ω;		70		dB
THD+N	总谐波失真+噪声	PO=50mW; f=1KHz; R _L =32Ω; f=20Hz~20KHz		0.4		%
PSRR	电源电压抑制比	C _B =1.0μF, V _{ripple} = 200mV _{PP} , 正弦波, f=1KHz, 输入接 50Ω 电阻	60	70		dB

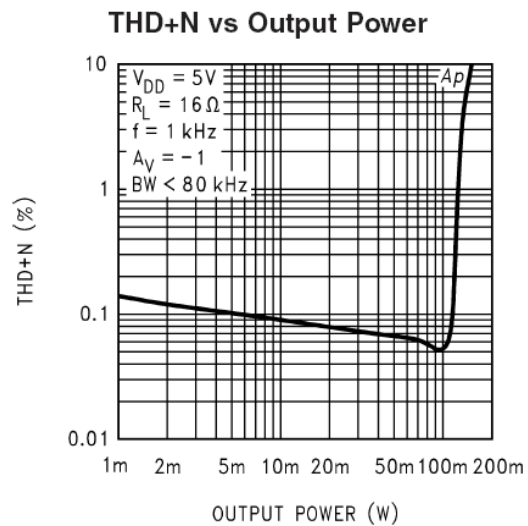
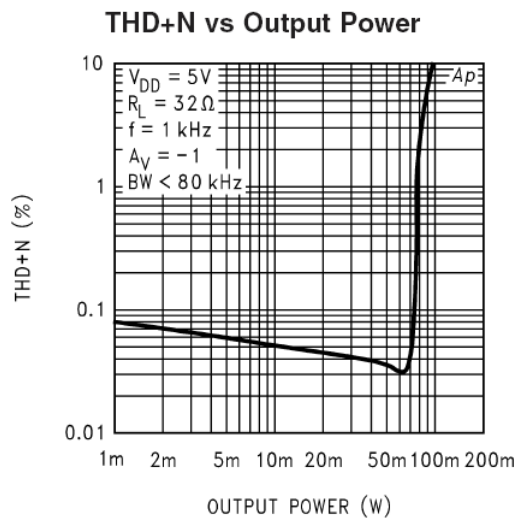
表7 芯片性能指标 3 ($V_{DD}=2.6V$, $T_A=25^{\circ}C$)

符号	参数	测试条件	最小值	标准值	最大值	单位
I_{DD}	电源静态电流	$V_{IN}=0V$, $I_O=0A$, 无负载		0.9	3	mA
I_{OFF}	芯片掉电漏电流	$V_{IN}=0V$, $/SD=GND$		0.2	2	μA
V_{OS}	输出失调电压	$V_{IN}=0V$,		4.0	50	mV
P_O	输出功率, 16 Ω	THD+N<0.1%, f=1KHz		20		mW
	输出功率, 32 Ω	THD+N<0.1%, f=1KHz	65	16		mW
Crosstalk	通道分离度	$P_O=70mW$, $R_L=32\Omega$;		70		dB
THD+N	总谐波失真+噪声	$P_O=50mW$, f=1KHz; $R_L=32\Omega$; f=20Hz~20KHz		0.6		%
PSRR	电源电压抑制比	$C_B=1.0\mu F$, $V_{ripple}=200mV_{pp}$, 正弦波, f=1KHz, 输入接 50 Ω 电阻	60	70		dB

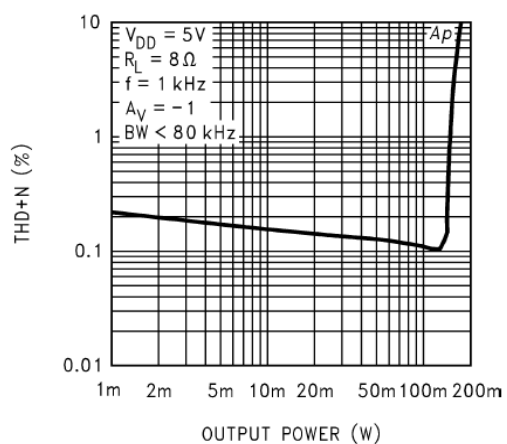
2.4 HM4809 的典型参考特性



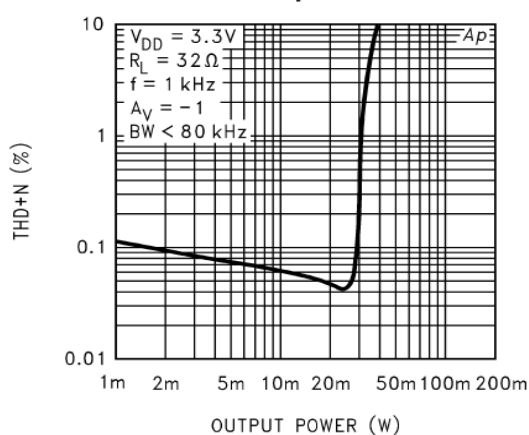




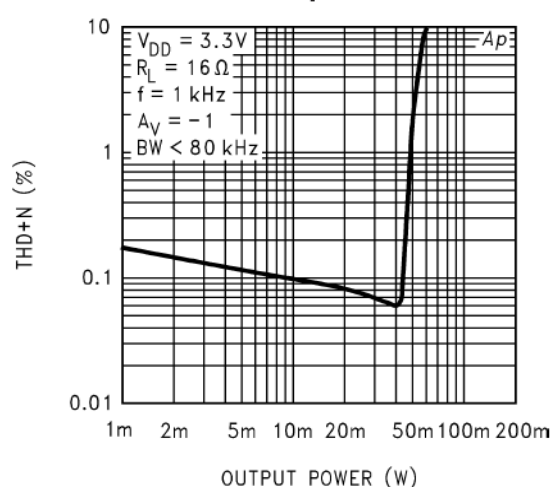
THD+N vs Output Power



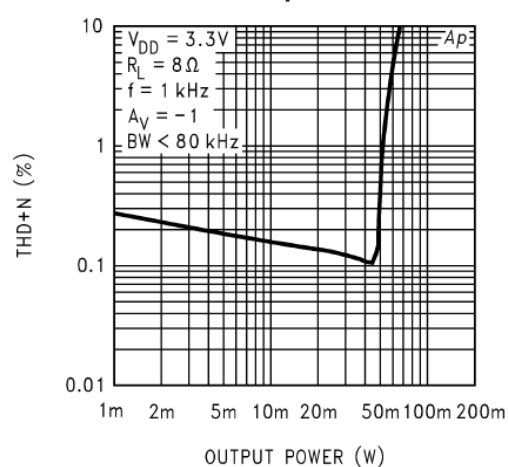
THD+N vs Output Power



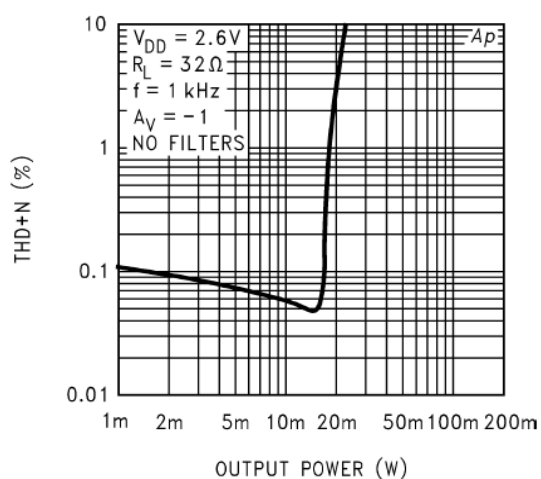
THD+N vs Output Power



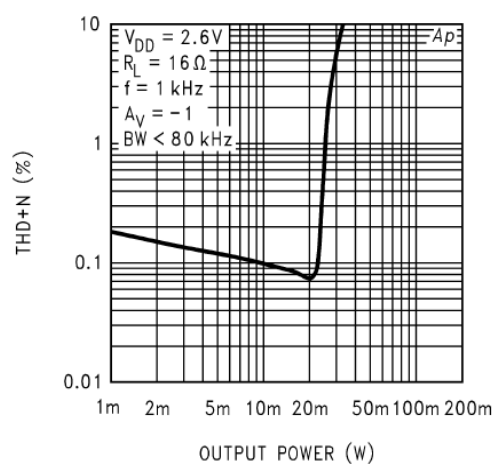
THD+N vs Output Power



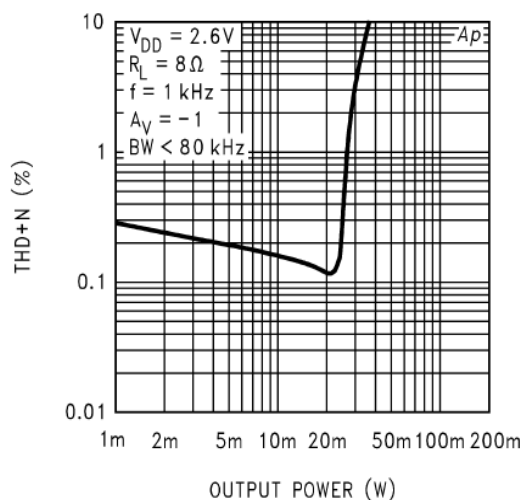
THD+N vs Output Power



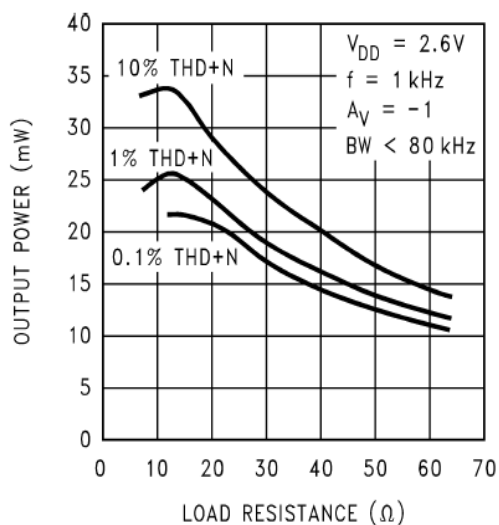
THD+N vs Output Power



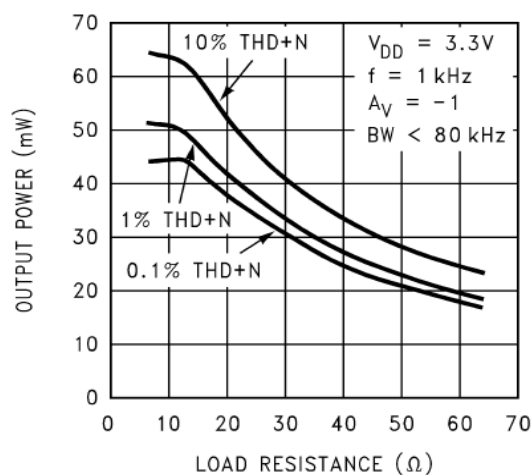
THD+N vs Output Power



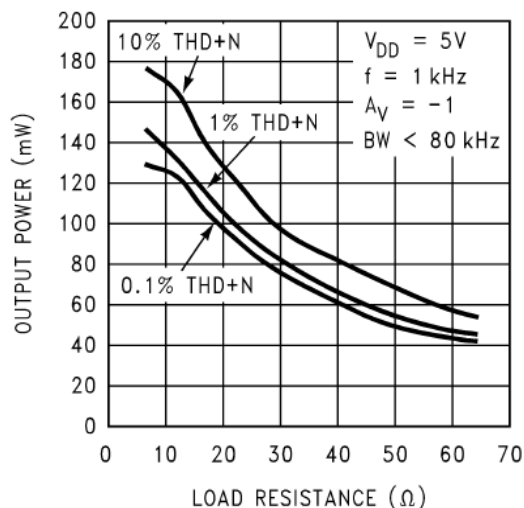
Output Power vs Load Resistance



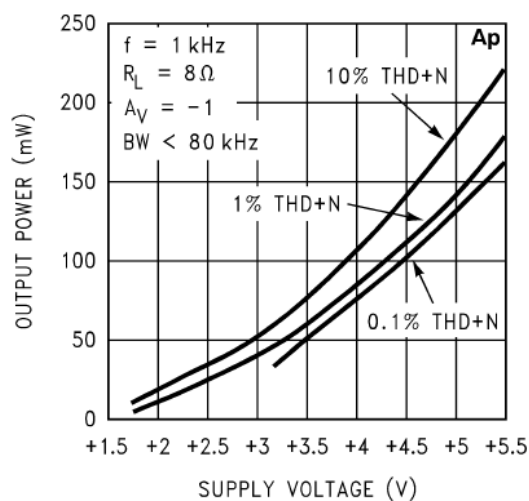
Output Power vs Load Resistance



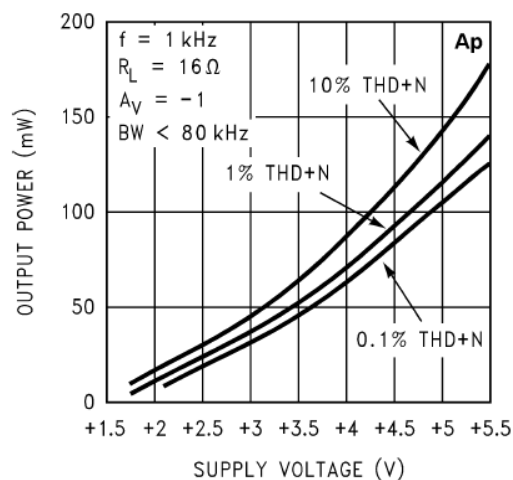
Output Power vs Load Resistance



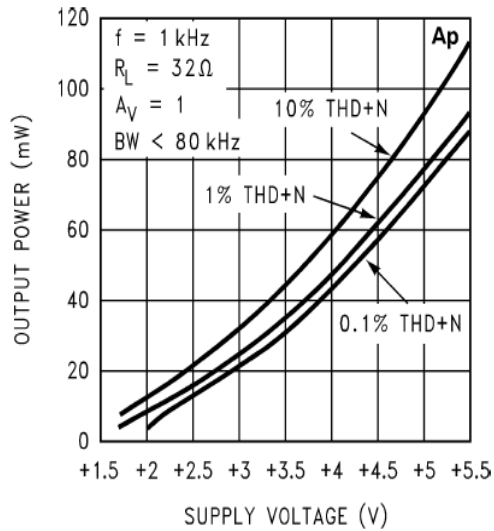
Output Power vs Supply Voltage



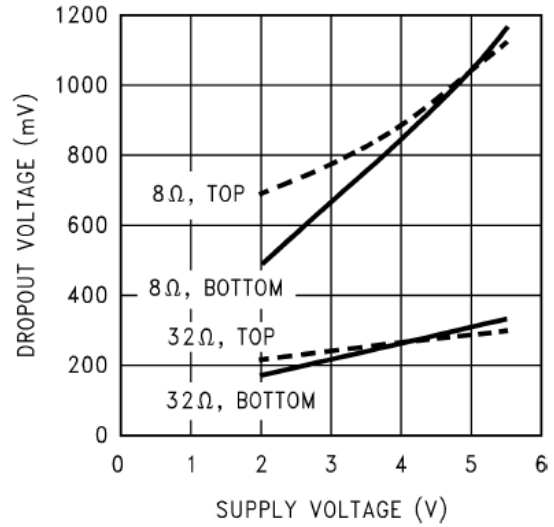
Output Power vs Power Supply



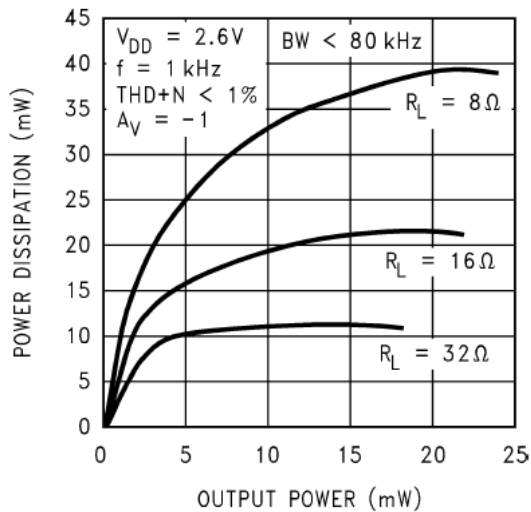
Output Power vs Power Supply



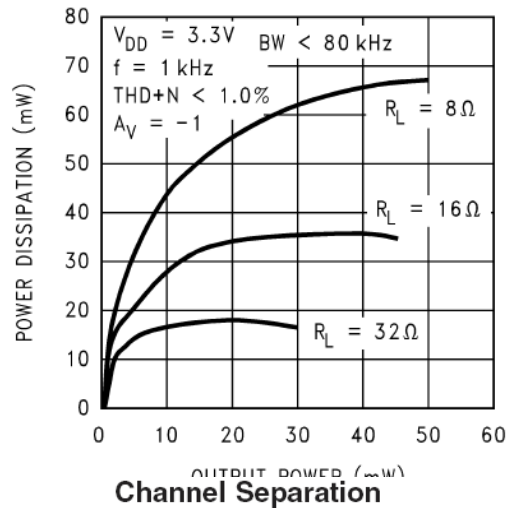
Dropout Voltage vs Supply Voltage



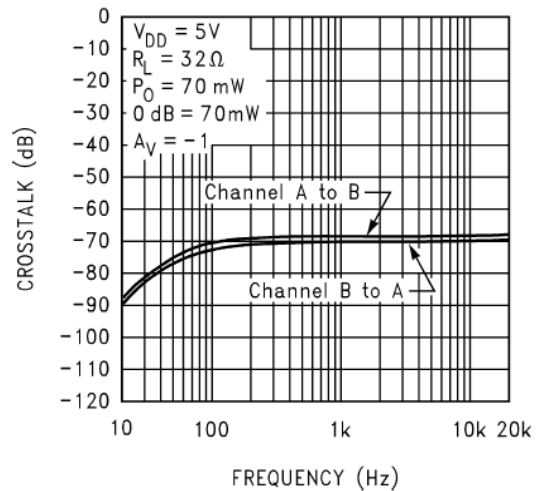
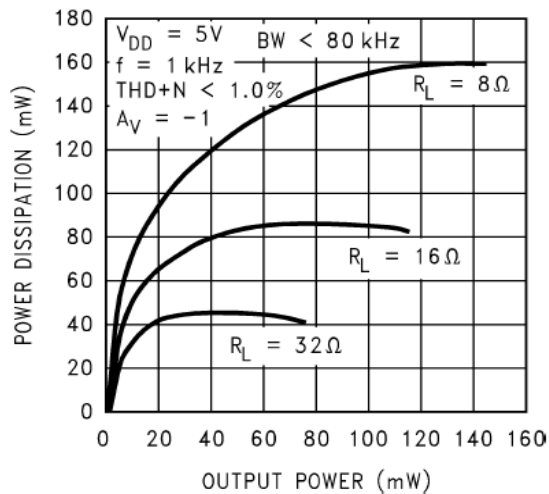
Power Dissipation vs Output Power



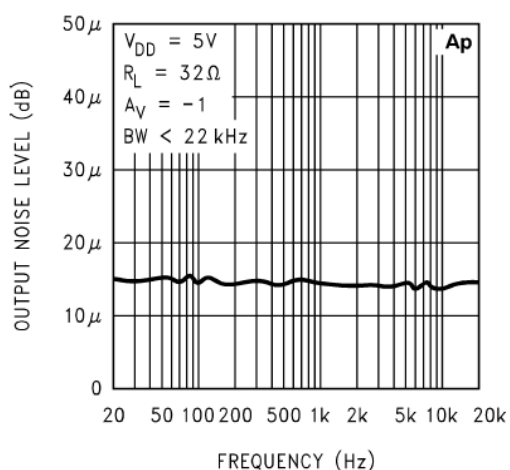
Power Dissipation vs Output Power



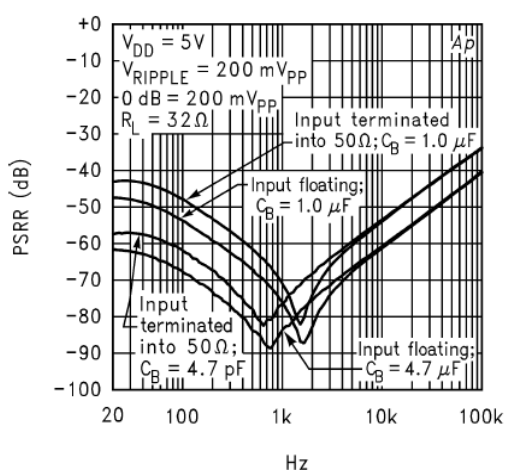
Power Dissipation vs Output Power



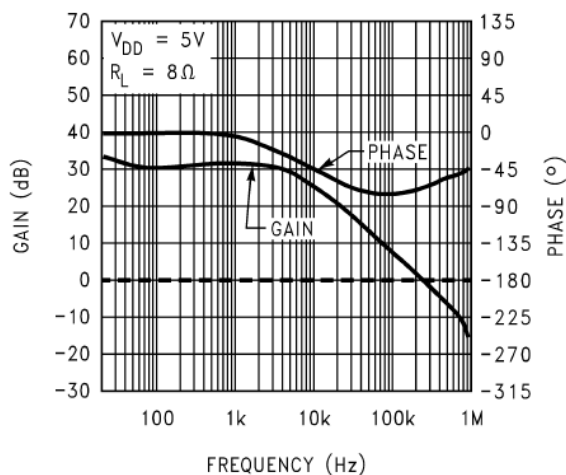
Noise Floor



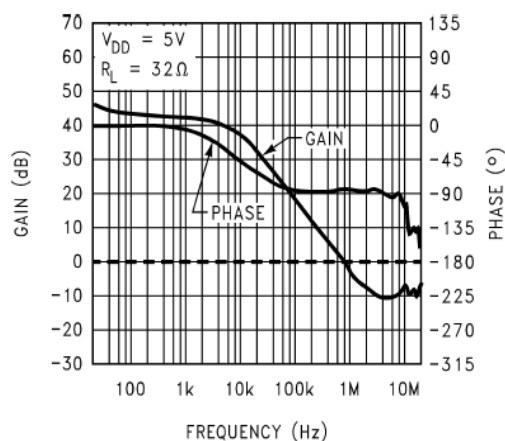
Power Supply Rejection Ratio



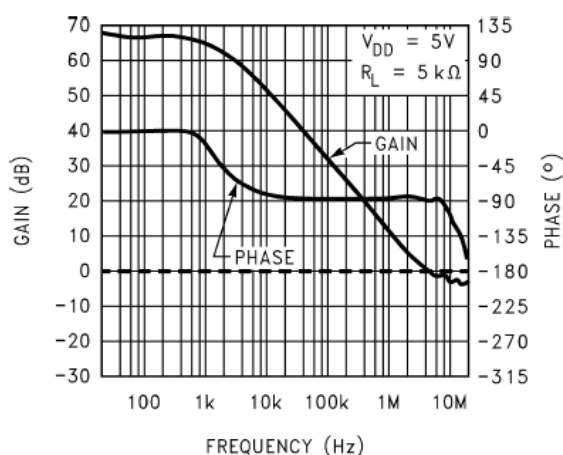
Open Loop Frequency Response



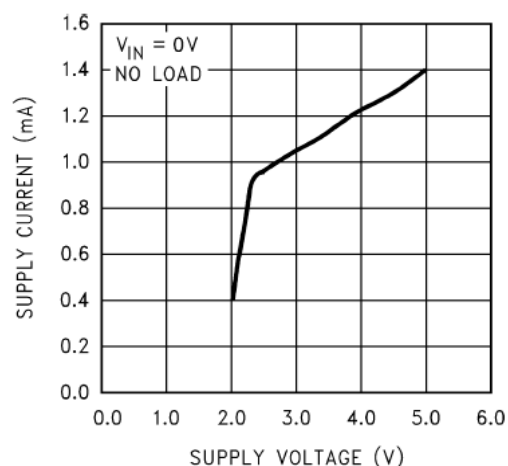
Open Loop Frequency Response



Open Loop Frequency Response



Supply Current vs Supply Voltage



3 HM4809 应用说明

3.1 低功耗关断功能

为了降低非工作期间的功耗，HM4809 用一个关断引脚从外部关断运放的偏置电路。当一个逻辑低电平加在关断引脚上时，关断功能块就会将运放关掉。逻辑低和逻辑高电平的触发点通常是电源中点。在地和电源之间的关断最好能够最大限度的满足器件的性能要求。

将关断引脚/SD切换到GND时，HM4809 电源电流在关断模式下将被最小化。当器件被关断且关断引脚电压大于 $0.2V_{DD}$ 时，关断电流可能比典型值 $0.4\mu A$ 更大。另外，关断引脚应该连接到一个确定的电位上，因为关断引脚悬空可能导致放大器工作的不可预测。

在许多应用中，用一个微控制器或者微处理器用来控制关断电路，以使电路迅速、平滑的转向关断状态。另外一种方法是使用一个带外部上拉电阻的单刀单掷开关，当开关闭合时，引脚/SD 被连接到地而禁止放大器工作；如果开关不闭合，外部的上拉电阻将使能 HM4809。这种方案确保关断引脚不会被悬空，以避免不可预测的状态变化。

3.2 芯片功耗

功耗对于放大器来讲是一个关键指标之一，差分输出的放大器的最大自功耗为：

$$P_{DMAX} = 4 \times (V_{DD})^2 / (2 \times \pi^2 \times R_L)$$

必须注意，自功耗是输出功率的函数。

在进行电路设计时，不能够使得芯片内部的结温高于 T_{JMAX} ($150^{\circ}C$)，根据芯片的热阻 Θ_{JA} 来设计，可以通过自己散热铜铂来增加散热性能。

如果芯片仍然达不到要求，则需要增大负载电阻、降低电源电压或降低环境温度来解决。

3.3 电源旁路

在放大器的应用中，电源的旁路设计很重要，特别是对应用方案的噪声性能及电源电压抑制性能。设计中要求旁路电容尽量靠近芯片、电源脚。典型的电容为 $10\mu F$ 的电解电容并上 $0.1\mu F$ 的陶瓷电容。

在HM4809应用电路中，另一电容 C_B （接BYP管脚）也是非常关键，影响PSRR、开关/切换噪声性能。具体要求请参考后面的旁路电容选择部分。

3.4 外围元件的选择

正确选择外围元器件才能够确保芯片的性能，尽管HM4809 能够有很大的余量保证性能，但为了确保整个性能，也要求正确选择外围元器件。

HM4809 整体增益稳定，为设计者提供了最大灵活性。HM4809 应该用于低增益配置中以最小化 THD+N 的值、最小化信噪比。低增益配置需要大的输入信号来获取给定的输出功率，来自诸如音频编解码器的输入信号需要等于或者大于 $1V_{rms}$ 。参考音频功率放大器设计一节以获得正确增益选择的更多完整解释。

除增益之外，一个主要的设计考虑是放大器的闭环带宽，对于一个大范围而言，通过选择图 1 中的外部元件确定带宽。输入耦合电容 C_i 和输出耦合电容 C_o 形成第一级高通滤波器，这限制了低频响应。这些值应该基于频率响应的需要进行选择。

HM4809 在单位增益稳定，因此使用的范围广。通常应用单位增益放大来降低THD+N，是信噪比最大化。但这要求输入的电压最大化，通常的CODEC能够有 $1V_{rms}$ 的电压输出。另外，闭环带宽必须保证，输入耦合电容 C_i （形成一阶高通）决定了低频响应，

3.5 选择输入耦合电容

过大的输入电容，增加成本、增加面积，这对于成本、面积紧张的应用来讲，非常不利。显然，确定使用多大的电容来完成耦合很重要。实际上，在很多应用中，扬声器（Speaker）不能够再现低于 100Hz—150Hz 的低频语音，因此采用大的电容并不能够改善系统的性能。

除了系统的成本和尺寸外，噪声性能被输入耦合电容大小影响，一个大的输入耦合电容需要更多的电荷以达到静态直流电压（通常为电源中点电压即 $1/2V_{DD}$ ），这些电荷来自于反馈的输出，往往在器件使能时产生噪声。因此，基于所需要的低频响应的基础上最小化输入电容，开启噪声能够被最小化。

除了最小化输入输出电容尺寸，旁路电容的尺寸也应该详细考虑。旁路电容 C_B 是最小化开启噪声的最要的元器件，它决定了HM4809 开启的快慢，HM4809 的输出达到静态直流电压（通常为电源中点电压即 $1/2V_{DD}$ ）的过程越缓慢（见表 8），开启噪声越小。选择 $1.0\mu F$ 的 C_B 和一个小的 C_i （在 $0.1\mu F \sim 0.39\mu F$ ）将实现实质上没有噪声的关断功能。在器件功能正常（没有振荡或者噼啪声）且 C_B 为 $0.1\mu F$ 时，器件会更多的受到开启噪声的影响。因此，在所有的除了最高成本敏感的设计中推荐使用 $1.0\mu F$ 或者更大的 C_B 。

表8 芯片启动时间与 C_B 值的关系

C_B	T_{ON}
$0.1 \mu F$	80ms
$0.22 \mu F$	170ms
$0.33 \mu F$	270ms
$0.47 \mu F$	370ms
$0.68 \mu F$	490ms
$1.0 \mu F$	920ms
$2.2 \mu F$	1.8sec
$3.3 \mu F$	2.8sec
$4.7 \mu F$	3.4sec
$10 \mu F$	7.7sec

3.6 设计参考实例

设计一个双 70mW/32 Ω 的音频放大器

3.6.1 设计规格

- 输出功率 70mW_{rms}
- 负载阻抗 32 Ω
- 输入电平 $1V_{rms}$ （最大值）
- 输入电阻 20K Ω
- 带宽 100Hz~20KHz+/-0.25dB

3.6.1.1 首先确定最小工作电压

根据HM4809 的输出功率与电源电压的关系图，可以确定电源电压应选择 5.0V。电源电压的裕量可以保证输出可以高于 70mW 的功率而不失真。

3.6.1.2 考虑自身功耗

参考前面的芯片功耗说明。

3.6.1.3 确定电压增益

要求 A_{VD} 大于 $\text{SQRT}(P_O \times R_L) / V_{IN}$, 即 V_{orms} / V_{inrms} , 而 $R_f / R_i = A_{VD} / 2$, 在该设计中, 可以计算得出 A_{VD} 最小为 2.83, 选择 $A_{VD} = 3$, 可以计算得到 $R_i = 20\text{K}\Omega$, $R_f = 30\text{K}\Omega$ 。

3.6.1.4 最后根据带宽要求来确定输入电容

根据带宽要求: 必须用一对-3dB 频率点来表示, 在距离通频带下-3dB 点 5 倍远处是 0.17dB。Ri 与 Ci、Co 与 RL 构成第一级高通滤波器。因此为获得希望的 $\pm 0.5\text{dB}$ 衰减的 100Hz 低频响应的频率, 两个极点都必须加以考虑。两个相同频率的单级滤波器的组成了第二级的响应。这会起一个信号, 这个信号在距离单级滤波器-3dB 点五倍远处下降 0.34dB。因此, 一个 20Hz 的频率被用在下列方程中以确保响应比 100Hz 下的 0.5dB 衰减的情况好。

$$C_i \geq 1 / (2\pi * 20\text{K}\Omega * 20\text{Hz}) = 0.397\mu\text{F}; \text{取 } 0.39\mu\text{F}$$

$$C_o \geq 1 / (2\pi * 32\Omega * 20\text{Hz}) = 249\mu\text{F}; \text{取 } 330\mu\text{F}$$

高频极点是由所需的高频极点 f_H 和闭环增益 A_V 的乘积所决定的。如果闭环增益 $A_V = 1.5$ 且 $f_H = 100\text{kHz}$, 那么则 $\text{GBWP} = 150\text{kHz}$, 它远小于 HM4809 的 2.5MHz 的 GBWP。这表明如果设计者需要高端设计一个更高增益的放大器, 则 HM4809 仍可使用而不受带宽范围的限制。

4 芯片的封装尺寸

如没特别提示, 所有尺寸标注均为: 英寸 (毫米)。

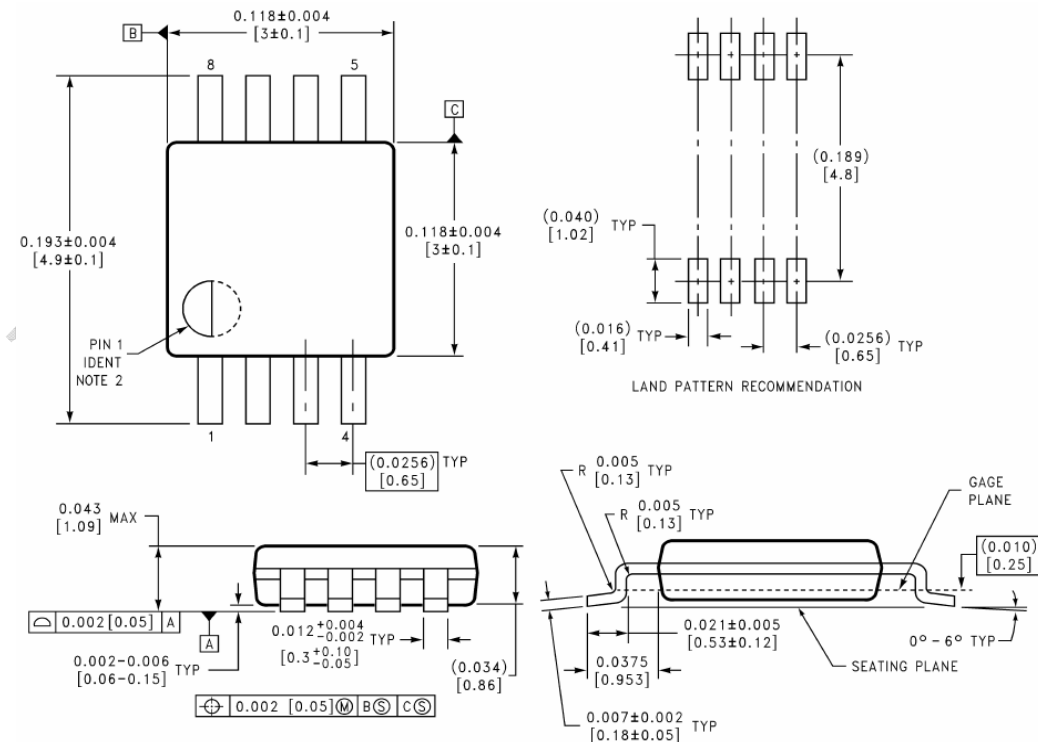


图6 MSOP 封装尺寸图

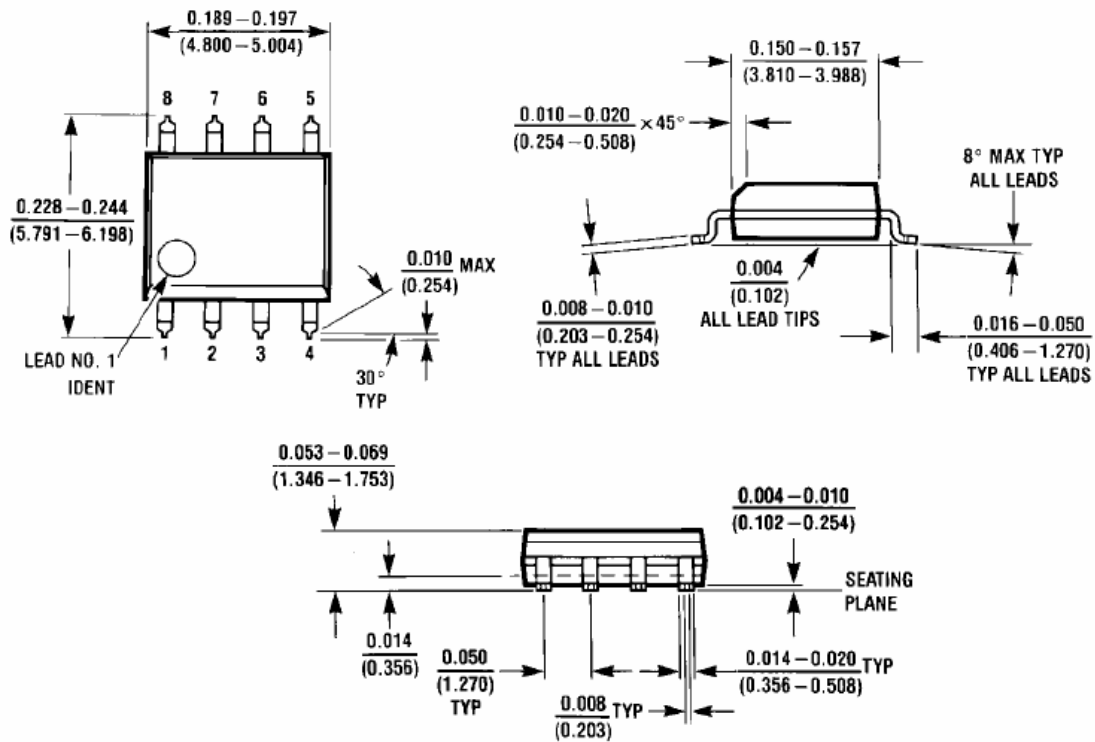


图7 SOP 封装尺寸图

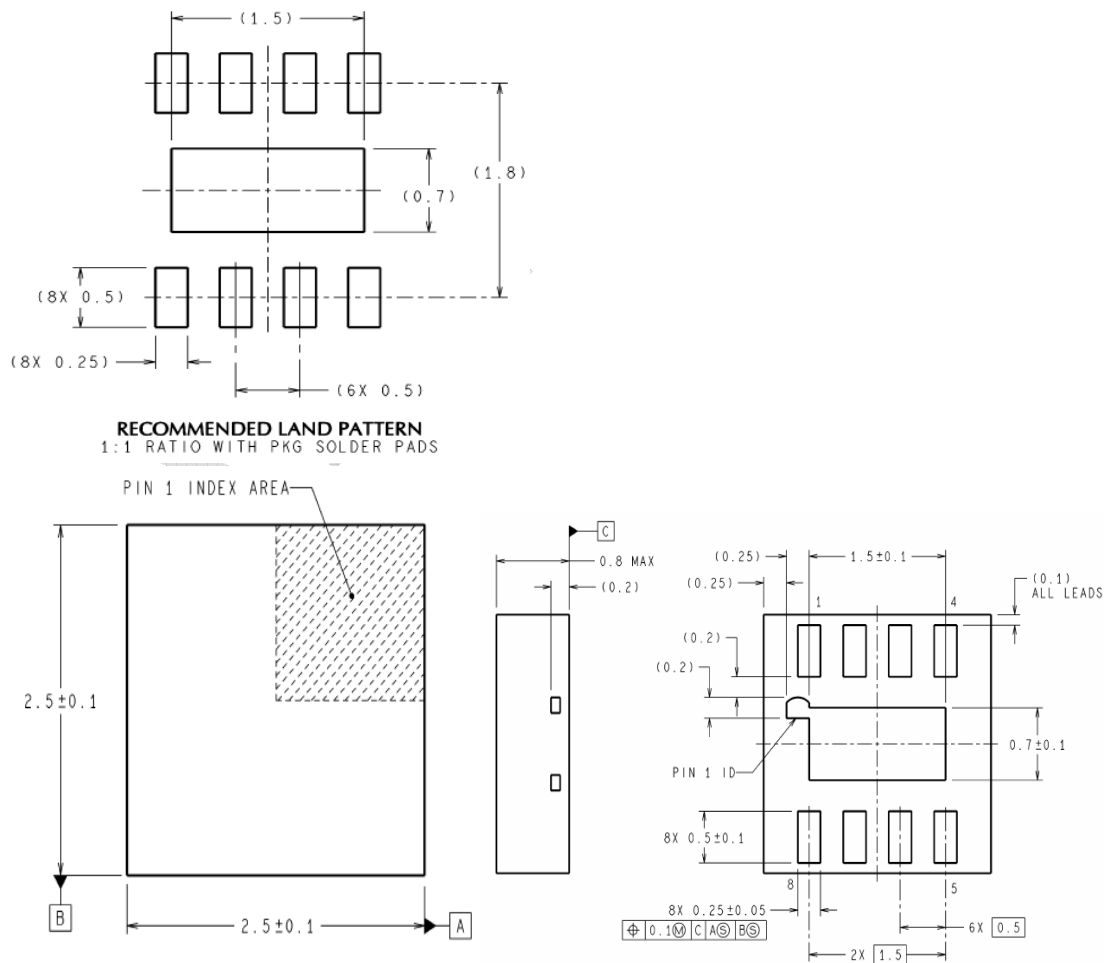


图8 LLP 封装(LD)尺寸图

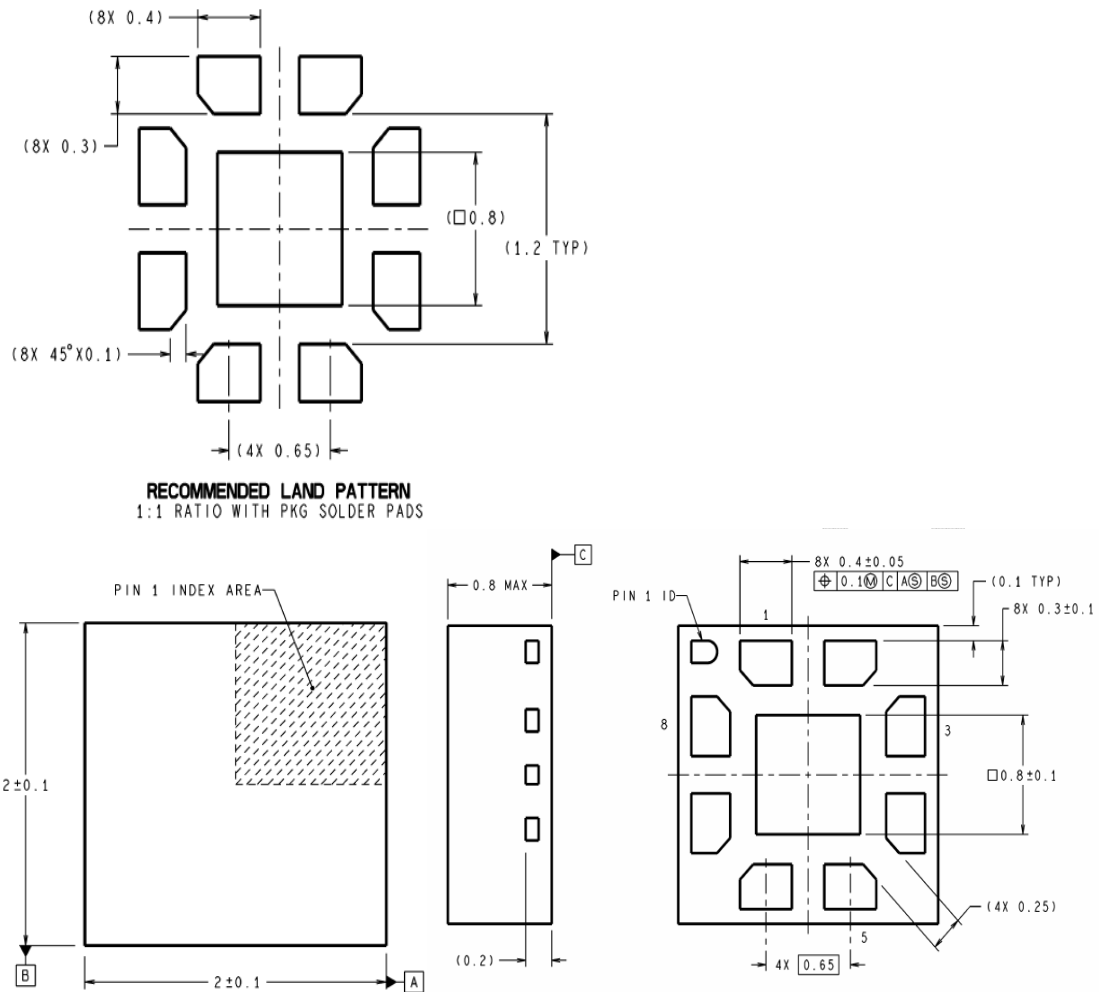


图9 LLP 封装(LQ)尺寸图

5 HM4809 典型应用电路

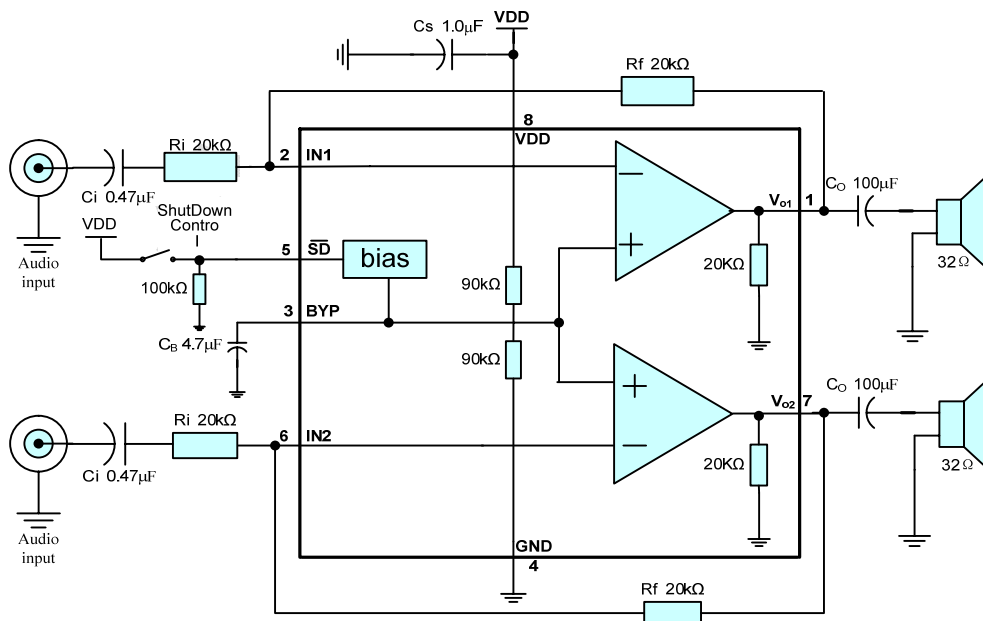


图10 PCB 板参考设计原理图